

# EUROPEAN PATENT OFFICE

AG

## Patent Abstracts of Japan

PUBLICATION NUMBER : 2000306498  
PUBLICATION DATE : 02-11-00

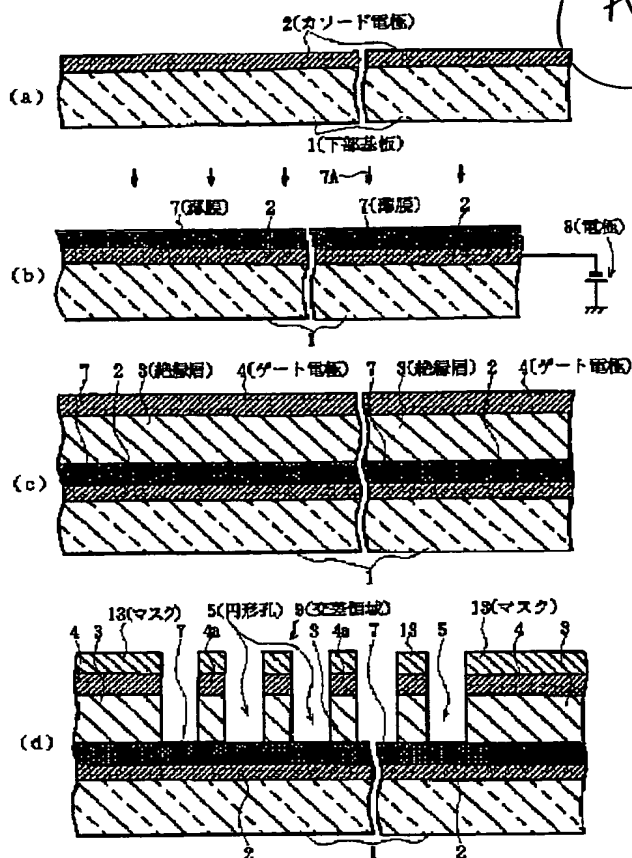
APPLICATION DATE : 19-04-99  
APPLICATION NUMBER : 11110617

APPLICANT : SONY CORP;

INVENTOR : NAKADA SATOSHI;

INT.CL. : H01J 9/02 H01J 31/12

TITLE : MANUFACTURE OF CHARGED PARTICLE EMITTING DEVICE AND MANUFACTURE OF FIELD EMISSION DISPLAY DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To provide an electron emitting source having a long life, used for a large and very thin high definition display device and capable of being driven at a low voltage.

SOLUTION: In an electron emitting source, plural strip cathode electrode lines 2 are formed on a lower base 1 of a glass material for instance, a thin film 7 is formed on it, an insulating layer 3 is filmed on it, and plural strip gate power lines 4 are also formed on it so as to cross the cathode electrode lines 2, in order to form a matrix structure. Although each cathode electrode line 2 and each gate electrode line 4 is drivingly controlled by being connected to a means of control 15 respectively, many almost circular holes 5 penetrating through the gate electrode line 4 and the insulating layer 3 and reaching the thin film 7 are formed in each crossing area 9. The thin film 7 to form a cold cathode is formed into a film by laser ablation of a target base having carbon as a main ingredient while a designated potential is being applied to the cathode electrode line 2, and forms the cold cathode.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-306498

(P2000-306498A)

(43) 公開日 平成12年11月2日 (2000.11.2)

(51) Int.Cl.<sup>7</sup>

H 0 1 J 9/02  
31/12

識別記号

F I

H 0 1 J 9/02  
31/12

テ-マ-ト\* (参考)

B 5 C 0 3 6  
C

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願平11-110617

(22) 出願日 平成11年4月19日 (1999. 4. 19)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 根岸 英輔

東京都品川区北品川 6 丁目 7 番 35 号 ソニ  
ー株式会社内

(72) 発明者 中田 諭

東京都品川区北品川 6 丁目 7 番 35 号 ソニ  
ー株式会社内

(74) 代理人 100076059

弁理士 逢坂 宏

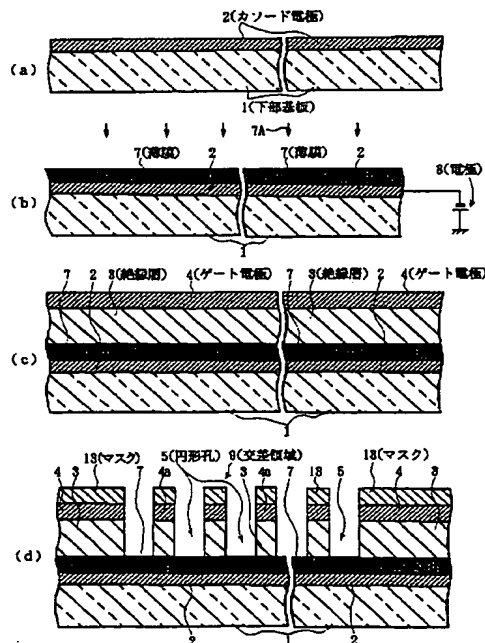
F ターム (参考) 5C036 EE19 EF01 EF06 EF09 EG02  
EG12 EH17

(54) 【発明の名称】 荷電粒子放出装置の製造方法、及び電界放出型ディスプレイ装置の製造方法

(57) 【要約】

【課題】 大型で極薄型の高精細ディスプレイ装置に用いる、低電圧駆動が可能で長寿命の電子放出源を提供する。

【解決手段】 電子放出源は、例えばガラス材よりなる下部基板 1 の表面上に帯状の複数本のカソード電極ライン 2 が形成され、その上に薄膜 7 が成膜され、またその上に絶縁層 3 が成膜され、さらにその上にカソード電極ライン 2 と交差して帯状に複数本のゲート電力ライン 4 が形成され、マトリクス構造を構成している。各カソード電極ライン 2 及び各ゲート電力ライン 4 は制御手段 15 にそれぞれ接続されて駆動制御されるが、その各交差領域 9 においては、ゲート電力ライン 4 と絶縁層 3 とを貫通して薄膜 7 に達する多数の略円形の孔 5 が形成されている。冷陰極となる薄膜 7 は、カソード電極ライン 2 に所定の電位を印加しながら、炭素を主体とするターゲット基板のレーザアブレーションで成膜し、冷陰極を形成する。



## 【特許請求の範囲】

【請求項1】 基体上に第1電極を形成する工程と、前記第1電極に所定の電位を印加しながら、炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめ、前記第1の電極上に薄膜を成膜する工程と、  
前記基体、前記第1電極及び前記薄膜を被覆する絶縁層を形成する工程と、  
前記絶縁層上に前記第1電極と交差する第2電極を形成する工程と、  
前記第1電極と前記第2電極とが交差する領域に、前記第2電極と前記絶縁層とを貫通して前記薄膜に達する微細孔を形成する工程とを有する、荷電粒子放出装置の製造方法。

【請求項2】 基体上にカソード電極ラインを形成する工程と、  
前記カソード電極ラインに所定の電位を印加しながら、炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめ、前記カソード電極ライン上に前記薄膜を成膜する工程と、  
前記基板、前記カソード電極ライン及び前記薄膜を被覆する絶縁層を形成する工程と、  
前記絶縁層上に前記カソード電極ラインと交差するゲート電極ラインを形成する工程と、  
前記カソード電極ラインと前記ゲート電極ラインとが交差する領域に、前記ゲート電極ラインと前記絶縁層とを貫通して前記薄膜に達する略円形又はスリット状の前記微細孔を形成する工程とを経て、冷陰極を有する電子放出源を製造する、請求項1に記載した荷電粒子放出装置の製造方法。

【請求項3】 グラファイトを主体とするターゲットを用いて前記薄膜を成膜する、請求項1に記載した荷電粒子放出装置の製造方法。

【請求項4】 前記第1電極にアースに対して負の電位を印加しながら前記薄膜を成膜する、請求項1に記載した荷電粒子放出装置の製造方法。

【請求項5】 基体上に第1電極を形成する工程と、  
前記第1電極に所定の電位を印加しながら、炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめ、前記第1の電極上に薄膜を成膜する工程と、  
前記基体、前記第1電極及び前記薄膜を被覆する絶縁層を形成する工程と、  
前記絶縁層上に前記第1電極と交差する第2電極を形成する工程と、  
前記第1電極と前記第2電極とが交差する領域に、前記第2電極と前記絶縁層とを貫通して前記薄膜に達する微細孔を形成する工程とを経て、荷電粒子放出装置を製造し、この荷電粒子放出装置と対向する位置に発光面を配置し、前記荷電粒子放出装置から放出される荷電粒子に

より前記発光面を発光させるディスプレイ装置を製造する、電界放出型ディスプレイ装置の製造方法。

【請求項6】 基体上にカソード電極ラインを形成する工程と、

前記カソード電極ラインに所定の電位を印加しながら、炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめ、前記カソード電極ライン上に前記薄膜を成膜する工程と、

前記基板、前記カソード電極ライン及び前記薄膜を被覆する絶縁層を形成する工程と、

前記絶縁層上に前記カソード電極ラインと交差するゲート電極ラインを形成する工程と、

前記カソード電極ラインと前記ゲート電極ラインとが交差する領域に、前記ゲート電極ラインと前記絶縁層とを貫通して前記薄膜に達する略円形又はスリット状の前記微細孔を形成する工程とを経て、冷陰極を有する電子放出源を製造し、この電子放出源と対向する位置に発光面を配置し、前記冷陰極から放出される電子により前記発光面を発光させるディスプレイ装置を製造する、請求項5に記載した電界放出型ディスプレイ装置の製造方法。

【請求項7】 グラファイトを主体とするターゲットを用いて前記薄膜を成膜する、請求項5に記載した電界放出型ディスプレイ装置の製造方法。

【請求項8】 前記第1電極にアースに対して負の電位を印加しながら前記薄膜を成膜する、請求項5に記載した電界放出型ディスプレイ装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、荷電粒子放出装置（例えば極薄型のディスプレイ装置に使用して好適な電子放出源）の製造方法、及びそれを用いた電界放出型ディスプレイ装置に関するものである。

【0002】

【従来の技術】一般に、例えば極薄型のディスプレイ装置としては、スクリーン内部に電子放出源を設け、その各画素領域内に電子放出材料からなる多数のマイクロチップを形成し、所定の電気信号に応じて、対応する画素領域のマイクロチップを励起することでスクリーンの蛍光面を光らせるものが案出されている。

【0003】この電子放出源は、帯状に形成された複数本のカソード電極ラインと、このカソード電極ラインの上部においてカソード電極ラインと交差して帯状に形成された複数本のゲート電極ラインとが設けられ、カソード電極ラインとゲート電極ラインとの各交差領域がそれぞれ1画素を形成している。

【0004】次に、図7及び図8を参照して、上記した電子放出源とディスプレイ装置について説明する。

【0005】従来の電子放出源によれば、図7に示すように、例えばガラス材からなる下部基板21の表面上に帯状の複数本のカソード電極ライン22が形成され、こ

これらのカソード電極ライン22の上に絶縁層23が成膜され、さらにその上に各カソード電極ライン22と交差して帯状に形成された複数本のゲート電極ライン24が形成され、各カソード電極ライン22とともにマトリクス構造を構成している。各カソード電極ライン22および各ゲート電極ライン24は制御手段25にそれぞれ接続され、駆動制御される。

【0006】カソード電極ライン22とゲート電極ライン24との各交差領域においては、ゲート電極ライン24と絶縁層23とを貫通してカソード電極ライン22に達する多数の微細孔26が形成され、これらの孔26の底部となるカソード電極ライン22の表面にマイクロチップ27が設けられている。このマイクロチップ27が冷陰極を構成する。

【0007】これらのマイクロチップ27は、電子放出材料、例えばモリブデンからなり、略円錐体に形成されている。そして、各マイクロチップ27の円錐体の先端部は、ゲート電極ライン24に形成されている電子通過用のゲート部24aの高さに略位置している。このように、カソード電極ライン22のゲート電極ライン24との交差領域には、多数のマイクロチップ27が設けられた画素領域が形成され、個々の画素領域が1つの画素（ピクセル）に対応している。

【0008】このように構成された電子放出源12においては、制御手段25により所定のカソード電極ライン22とゲート電極ライン24を選択し、これらの間に所定の電圧を印加することによりカソード電極ライン22とゲート電極ライン24との交差領域、即ち、画素領域内の全てのマイクロチップ27とゲート部24aとの間に所定の電界が生じ、マイクロチップ27の先端からトンネル効果によって電子が放出される。なお、このときの印加電圧は、マイクロチップ27の材料がモリブデンである場合、マイクロチップ27の円錐体の先端部付近の電界の強さが $10^8 \sim 10^{10}$  V/m程度となる電圧値にする。

【0009】図8に、この電子放出源12を用いたディスプレイ装置20の例を示す。

【0010】ディスプレイ装置20は、上述した電子放出源12を画面を構成するように配置したパネル部材と、この部材に対しこの電子放出方向に所定の間隔をもって配置された上部基板28とが設けられている。この上部基板28においては、電子放出源12と対向する位置にカソード電極ライン24と平行な帯状の蛍光体が塗布された蛍光面29が形成され、また、電子放出源12と蛍光面29との間は真空に保たれた構成になっている。

【0011】次に、ディスプレイ装置20の動作について述べる。画素を構成する所定の画素領域の電子放出源12において、その電子放出源12と一致する交差領域を有するカソード電極ライン22とゲート電極ライン2

4を制御手段25によって選択し、所定の電圧を印加する。これによって、この電子放出源12は励起し、その電子放出源12のマイクロチップ27からは電子が放出され、更にカソード電極ライン22とアノードである上部基板28との間に印加された電圧によって電子は加速され、蛍光面29の蛍光体と衝突して可視光を放出し、画像を形成するものである。

【0012】

【発明が解決しようとする課題】しかしながら、マイクロチップ27の作製工程において、リフトオフ時に剥離した金属膜の小片等により、マイクロチップ27とゲート電極ライン24とが接続し、従ってカソード電極ライン22とゲート電極ライン24とが短絡し、マイクロチップ27が破壊されることがある。

【0013】また、ゲート電極ライン24と蛍光面29との間の高真空領域に存在するイオンがマイクロチップ27をスパッタし、ディスプレイとしての寿命を縮めることが知られていた。

【0014】従って、本発明の目的は、低電圧駆動を可能にし、長寿命であって高精細化が容易であり、しかも大型の極薄型ディスプレイ装置を構成することができる電子放出源の如き荷電粒子放出装置の製造方法、及びその荷電粒子放出装置を用いた電界放出型ディスプレイ装置の製造方法を提供することにある。

【0015】

【課題を解決するための手段】本発明は、上記した課題に鑑みてなされたものであり、基体上に第1電極（例えば基体上にカソード電極ライン：以下、同様）を形成する工程と、前記第1電極に所定の電位を印加しながら、炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめ、前記第1電極上に前記薄膜（特に電子などの荷電粒子放出能の良好な例えばダイヤモンド状炭素薄膜：以下、同様）を成膜する工程と、前記基体、前記第1電極ライン及び前記薄膜を被覆する絶縁層を形成する工程と、前記絶縁層上に前記第1電極と交差する第2電極（例えばゲート電極ライン：以下、同様）を形成する工程と、前記第1電極と前記第2電極とが交差する領域に、前記第2電極と前記絶縁層とを貫通して前記薄膜に達する略円形又はスリット状等の微細孔を形成する工程とを有し、これらの工程を経て、例えば冷陰極を有する電子放出源を製造する、荷電粒子放出装置の製造方法に係るものである。

【0016】本発明はまた、基体上に第1電極を形成する工程と、前記第1電極に所定の電位を印加しながら、炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめ、前記第1の電極上に薄膜を成膜する工程と、前記基体、前記第1電極及び前記薄膜を被覆する絶縁層を形成する工程と、前記絶縁層上に前記第1電極と交差する第2電極を形成する工程と、前記第1電極と前記第2電極とが交差する領域に、前記第2電極

と前記絶縁層とを貫通して前記薄膜に達する略円形又はスリット状等の微細孔を形成する工程を経て、荷電粒子放出装置（例えば冷陰極を有する電子放出源：以下、同様）を製造し、この荷電粒子放出装置と対向する位置に発光面（例えば蛍光面：以下、同様）を配置し、前記荷電粒子放出装置（例えば前記冷陰極）から放出される荷電粒子（例えば電子：以下、同様）により前記発光面を発光させるディスプレイ装置を製造する、電界放出型ディスプレイ装置の製造方法も提供するものである。

【0017】本発明の荷電粒子放出装置及び電界放出型ディスプレイ装置のそれぞれの製造方法によれば、前記第2電極と前記絶縁層を貫通して前記薄膜に達する微細孔により荷電粒子放出源を形成するに際し、前記第1電極に所定の電位を印加しながら、炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめ、前記薄膜を成膜しているの、このようにして成膜された薄膜は低電界でエミッションを生じるものとなるため、低電圧駆動が可能である。また、上記のようにして成膜された薄膜は、ダイヤモンド状炭素からなるので、イオンによりスパッタされにくく、このため、安定なエミッションを長い時間維持できる。

【0018】また、従来技術におけるような剥離層が製造時に生じないため、第1電極と第2電極とのショートがなく、不良率を下げ、かつ作製工程数を減らすことができる。そして、荷電粒子放出源の構造が単純なため、大型の極薄型ディスプレイ装置を構成することができ、また、放出される荷電粒子の拡がり小さいので、高精細化することができる。

【0019】

【発明の実施の形態】本発明の製造方法においては、グラファイトを主体とするターゲットを用いて前記薄膜を成膜するのがよい。使用するレーザとしてはエキシマレーザ、Nd:YAGレーザ等が挙げられ、波長は193～1064nm、またそのパワーは $10^6 \sim 10^{10} \text{ W/cm}^2$ がよい。

【0020】前記第1電極にアースに対して負の電位（望ましくは-25V～-150V）を印加しながら前記薄膜を成膜することが望ましい。この印加電位は、負に小さすぎても大きすぎても、成膜性が劣化し、低電界でのエミッションが得られ難くなる。

【0021】次に、本発明の好ましい実施の形態を図1～図6について例示する。図1は本発明に基づく電子放出源の製造方法を工程順に示す断面図、図2は作製された電子放出源の断面図、図3は図1の平面図、図4は冷陰極薄膜の電界強度と電流密度の関係を示すグラフである。図5は作製された他の電子放出源の断面図、図6は図5の平面図である。

【0022】＜第1の実施の形態＞次に、本実施の形態によるディスプレイ装置を構成する電子放出源（電界放出型カソード（冷陰極）を含む電極構体）の製造方法の

一例を図1について説明する。

【0023】まず、図1(a)に示すように、ガラス等からなる下部基板1上にニオブ、モリブデン又はクロム等の導体材料を厚さ約2000Å程度に成膜し、その後、写真製版法及び反応性イオンエッチング法（例えばCl<sub>2</sub>とO<sub>2</sub>との混合ガス使用）によりこの導体膜を帯状（ストライプ形状）に加工し、カソード電極ライン2を形成する。

【0024】次いで、図1(b)に示すように、冷陰極薄膜7、例えばダイヤモンド状炭素からなる薄膜を本発明に基づいてグラファイト主体のターゲットのレーザ光照射（レーザアブレーション）によりカソード電極ライン2上に厚さ2000Å程度に成膜する。このレーザアブレーションによる薄膜7の成膜は、カソード電極ライン2にアースレベルに対して電源8から負の電位（例えば-100V）を印加しながらターゲット材にレーザ光（エキシマレーザ、波長193nm、パワー $2 \times 10^8 \text{ W/cm}^2$ ）を照射し、ターゲット材7Aをカソード電極ライン2上へ飛翔させることによって行う。

【0025】その後、写真製版法及び反応性イオンエッチング法により、冷陰極薄膜7をパターニングし、カソード電極ライン2の制御手段25等との接続端部（図示せず）を除いて冷陰極薄膜7がカソード電極ライン2を被覆するライン形状にする。或いは、この冷陰極薄膜7は、カソード電極ライン2とゲート電極ライン4との交差領域9、即ち画素領域のみににおいてカソード電極ライン2を被覆するように形成してもよい。

【0026】次いで、図1(c)に示すように、絶縁層3、例えば二酸化珪素(SiO<sub>2</sub>)をスパッタリング又は化学蒸着法(CVD)により冷陰極薄膜7を含む面上に厚さ1μm程度に成膜し、更に、絶縁層3上にゲート電極材料4、例えばニオブ又はモリブデンを厚さ2000Å程度に成膜する。そして、写真製版法及び反応性イオンエッチング法により、このゲート電極材料膜をカソード電極ライン2と交差するようなライン形状のゲート電極ライン4に加工する。

【0027】次いで、図1(d)に示すように、ゲート電極ライン4と絶縁層3を貫通して薄膜7に達する円形の微細孔5を写真製版法及び反応性イオンエッチング法（例えば、CHF<sub>3</sub>とCH<sub>2</sub>F<sub>2</sub>との混合ガス使用）により形成する（図中の13は孔5の形成時に用いるフォトリジストマスクである）。

【0028】次いで、フォトリジスト13を除去し、図2及び図3に示した如く、絶縁層3によってカソード電極ライン2を被覆し、微細孔5内に露出した微小冷陰極薄膜7を有する電極構体（電子放出源）10を作製する。

【0029】このようにして電子放出源10を製造すれば、電子放出物質の薄膜7を成膜するに際し、カソード電極ライン2に所定の負電位を印加しながら、グラファ

イトなど炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめているので、このようにして成膜された薄膜7は低電圧で電子のエミッションを生じるものとなるため、低電圧駆動が可能である。また、ダイヤモンド状炭素からなる薄膜7は、動作時にゲート電極ライン4上の高真空領域に存在するイオンによりスパッタされにくいため、安定なエミッションを長い時間維持できる。

【0030】また、薄膜7は、その厚み分だけ成膜すればよいので、従来技術のマイクロチップ27のように高さや形状を高精度にして形成する必要はなく、また、絶縁層3の形成前に予め成膜しておけるため、薄膜7の形成が容易となり、従来技術の如きリフトオフは全く不要であってカソード-ゲート間が剥離した金属片で短絡することはない。仮に金属片が生じても、薄膜7が薄いためにカソード2-ゲート4間が十分離れており、これらの間に金属片が接触して短絡を生じることはない（しかも、上記したダイヤモンド状炭素の如き仕事関数の小さい物質はいずれも絶縁体であるため、短絡を生じることはない）。この結果、カソード2-ゲート4間の印加電圧を上昇させた場合に電極が溶断されることはなく、不良率を下げ、信頼性の良い動作を行わせることができる。

【0031】また、薄膜7は、従来技術のマイクロチップ27のように微小孔内への蒸着によることなしにレーザアブレーションで成膜できるので、その作製工程数が減り、かつ容易となり、不良率を下げ、カソード2-ゲート4間の絶縁分離も良好となる。

【0032】上記した方法で得られる電子放出源10は、例えばガラス材よりなる下部基板1の表面上に帯状の複数本のカソード電極ライン2が形成され、これらのカソード電極ライン2の上に冷陰極用の薄膜7が成膜され、また、薄膜7の上に絶縁層3が成膜されていて、その上には更に各カソード電極ライン2と領域9において交差して帯状に複数本のゲート電極ライン4が形成され、カソード電極ライン2とゲート電極ライン4とでマトリクス構造を構成している。各カソード電極ライン2および各ゲート電極ライン4は制御手段15にそれぞれ接続され、駆動制御される。

【0033】カソード電極ライン2とゲート電極ライン4との各交差領域9においては、ゲート電極ライン4と絶縁層3とを貫通して冷陰極用の薄膜7に達する多数の略円形の孔5が設けられ、この孔5の底部に露出した薄膜7が冷陰極を構成する。この薄膜7は、カソード電極ライン2に所定の電位（例えば-100V）を印加しながら、炭素を主体とするグラファイトなどのターゲット基板にレーザ（エキシマレーザ、波長193nm、パワー $2 \times 10^8$  W/cm<sup>2</sup>）を照射して成膜された薄膜である。

【0034】この第1の実施の形態例による電子放出源

10を用いたディスプレイ装置の構成とその表示動作は、図7及び図8を参照して説明した従来例とは、電子放出源の冷陰極の構造においてのみ異なるものであって、その他の構成と動作は従来例と同一である。

【0035】即ち、制御手段15により所定のカソード電極ライン2とゲート電極ライン4を選択し、これらの間に所定の電圧を印加することにより、カソード電極ライン2とゲート電極ライン4との交差領域9（即ち、画素領域内の薄膜7とゲート部4aとの間）に所定の電界が生じ、孔5内の薄膜7からトンネル効果によって電子が放出される。

【0036】電子放出源10を組み込んだディスプレイ装置においては、画像を構成する所定の画素領域の電子放出源10と一致する交差領域を有するカソード電極ライン2とゲート電極ライン4を制御手段15によって選択し、それらの間に所定の電圧を印加する。これにより、この電子放出源10は励起し、孔5内の薄膜7からは電子が放出され、更にカソード電極ライン2とアノードである上部基板28との間に印加された電圧によって電子は加速され、蛍光面29の蛍光体と衝突して可視光を放出し、画像を形成するものである。この場合、電子放出源10の構造が単純であるため、大型の極薄型ディスプレイ装置を構成することができ、また、放出される電子の拉がりが小さいので、高精細化することができる。

【0037】そして、上述した電子放出源10の構成によれば、ゲート電極ライン4と絶縁層3を貫通して薄膜7に達する多数の孔5の底部には、カソード電極ライン2に所定の電位を印加しながら炭素主体のターゲット基板にレーザ光を照射して成膜された薄膜7の冷陰極が形成されているので、低電圧駆動が可能となる。

【0038】また、薄膜9が炭素主体のターゲット基板にレーザ光を照射して成膜された薄膜であるので、薄膜9はダイヤモンド状炭素となる。このダイヤモンド状炭素からなる薄膜は化学的に不活性であってイオンによりスパッタリングされにくいため、安定なエミッションを長い時間維持できる。

【0039】本実施の形態では、ゲート電極ライン4と絶縁層3を貫通して、冷陰極用の薄膜7に達する複数の円形の微細孔5が形成された電子放出源10が得られるが、この電子放出源10によれば、冷陰極用の薄膜7の仕事関数が十分に小さければ、カソード電極ライン2とゲート電極ライン4との間の印加電圧が数10Vで、ディスプレイとして必要な電流量を得ることができる。

【0040】また、薄膜7が、カソード電極ライン2に所定の電位を印加させながら、グラファイトを主体とするターゲット基板にレーザ光を照射して成膜を行った薄膜であるので、 $5 \times 10^7$  V/m以下の電界の強さでディスプレイとして必要な電流量を得ることができ、低電圧駆動が可能となる。即ち、カソード電極ライン2にア

ースに対して負の電位を印加しながら、グラファイトを主体とするターゲット基板にレーザ光を照射して成膜を行った薄膜7と、カソード電極ライン2に電位を印加しないで成膜を行った薄膜とについて、電界強度と電流密度との関係を測定したところ、図4に示す結果が得られた。この結果から、本発明に基づいて、カソード電極ライン2に所定の電位を印加しながら成膜を行うことは、薄膜7からの電界放出に効果があり、低電圧でもエミッションが得られることが分る。

【0041】<第2の実施の形態>本実施の形態例で得られる電子放出源は、図5及び図6に示すように、上述した第1の実施の形態例における電子放出源10の孔5の形状をスリット状孔6にして電子放出源11を構成したことにおいてのみ異なり、また、これを用いたディスプレイ装置の構成と表示動作も上述した第1の実施の形態例で述べたものと同一であり、その構成と動作についてここでの説明は省略する。

【0042】この電子放出源11では、孔6をスリット状孔としたことにより、上述した第1の実施の形態例で得られる効果の他に、次の効果が得られる。即ち、冷陰極の薄膜7の表面での電界強度は円形の孔5の場合とほとんど等しく、従って冷陰極は略同一の電圧で駆動できるが、円形の孔5に比較してエミッション領域が大きいので、同一の電圧で駆動してもより大きな電流密度を得ることができる。このように、スリット状孔6を有する冷陰極は、低い電圧の印加で、より大きな放出電流を獲得することが可能となるものである。

【0043】次に、電子放出源11の製造方法を説明するが、基本的には図1で述べたものと同様である。

【0044】まず、ガラス等よりなる下部基板1上にニオブ、モリブデン又はクロム等を材料として厚さ約2000Å程の導体膜を成膜する。その後、写真製版法及び反応性イオンエッチング法によりこの導体膜を帯状に加工してカソード電極ライン2を形成する。

【0045】次いで、冷陰極用の薄膜7を、カソード電極ライン2に所定の電位を印加しながら、炭素を主体とするターゲット基板にレーザ光を照射してレーザアブレーション法で成膜する。その後、写真製版法及び反応性イオンエッチング法により、この薄膜7を、画素を形成する領域を被覆する形状に整形する。

【0046】次いで、例えば二酸化珪素をスパッタリング又は化学蒸着法により下部基板1とカソード電極ライン2の露出部および薄膜7の上に成膜して絶縁層3を形成し、更に絶縁層3上に、例えばニオブ又はモリブデンのゲート電極材料を成膜する。その後、写真製版法及び反応性イオンエッチング法により、この導体膜をカソード電極ライン2と交差するライン状に加工して、ゲート電極ライン4を構成する。

【0047】次いで、ゲート電極ライン4と絶縁層3を貫通して薄膜7に達するスリット状の微細な孔6を写真

製版法及び反応性イオンエッチング法により形成して、電子放出源11を作製する。

【0048】本実施の形態によれば、上述した第1の実施の形態と同様に、ゲート電極ライン2と絶縁層3を貫通して薄膜7に達する多数のスリット状微細孔6により電子放出源11を構成する際に、冷陰極となるカソード電極ライン2に所定の電位を印加しながら、炭素を主体とするターゲット基板にレーザ光を照射して、薄膜7を成膜しているため、この薄膜7は低電界でエミッションを生じるものとなり、低電圧駆動が可能である。また、薄膜7はダイヤモンド状炭素となるので、スパッタリングされにくく、このため、安定なエミッションを長い時間維持できる。

【0049】その他、上述した第1の実施の形態で述べたように、電子放出源の作製時に剥離層が生じないため、カソード電極ラインとゲート電極ラインのショート不良率を下げることができ、かつ作製工程を減ずることができることと共に、電子放出源の構造が単純なために大型の極薄型ディスプレイ装置を構成することができ、また、冷陰極から放出される電子の拡がり小さいので、高精細にすることができる。

【0050】更に、スリット状の微細孔6を形成しているため、冷陰極の薄膜7の表面での電界強度は円形の微細孔の場合とほとんど等しく、略同一の電圧でその冷陰極を駆動することができるが、円形の微細孔の場合と比較してエミッション領域が大きいので、同一の電圧で駆動してもより大きな電流密度を得ることができる。

【0051】以上、本発明の実施の形態例を説明したが、上述の例は本発明の技術的思想に基づいて更に変形が可能である。

【0052】例えば、薄膜7、カソード電極2等の材質や厚み、その成膜方法等は種々変化させてよい。成膜方法には、スパッタ法、CVDだけでなく、レーザアブレーション法（レーザ光照射によるエッチング現象を利用した堆積法）等も採用できる。特に薄膜7の場合、ターゲットはグラファイト以外も使用可能である。

【0053】また、上述した冷陰極薄膜7の形成領域は、カソード電極ライン2とゲート電極ライン4との交差領域9のみであってよいし、ほぼカソード電極ライン2と同一パターンに設けてもよく、或いはそれ以外の領域にも薄膜7が存在していてもよく、場合によっては基板1の全面にあってもよい。上述した微細孔の形状も上述の円形、スリット状に限らず、その他の形状であってもよい。

【0054】なお、上述した電子放出源は、FED (Field emission display) などの電界放出型ディスプレイ装置に好適であるが、対向する蛍光面パネルの構造や各部のパターン及び材質等は上述したものに限られず、また、その作製方法も種々採用できる。また、上述した電子放出源の用途は、FED又はそれ以外のディスプレイ

装置に限定されることはなく、真空管（即ち、カソードから放出される電子流をゲート電極（グリッド）によって制御し、増幅又は整流する電子管）に使用したり、或いは、カソードから放出される電子を信号電流として取り出すための回路素子（これには、上述したFEDの蛍光面パネルに光电変換素子を取付け、蛍光面パネルの発光パターンを光电変換素子で電気信号に変換する光通信用の素子も含まれる。）等にも応用可能である。

【0055】

【発明の作用効果】本発明によれば、上述した如く、前記第2電極と前記絶縁層を貫通して前記薄膜に達する微細孔により荷電粒子放出源を形成するに際し、前記第1電極に所定の電位を印加しながら、炭素を主体とするターゲットにレーザ光を照射してターゲット材を飛翔せしめ、前記薄膜を成膜しているため、このようにして成膜された薄膜は低電界でエミッションを生じるものとなるため、低電圧駆動が可能である。また、上記のようにして成膜された薄膜は、ダイヤモンド状炭素からなるので、イオンによりスパッタされにくく、このため、安定なエミッションを長い時間維持できる。

【0056】また、従来技術におけるような剥離層が製造時に生じないため、第1電極と第2電極とのショートがなく、不良率を下げ、かつ作製工程数を減らすことができる。そして、荷電粒子放出源の構造が単純なため、\*

\* 大型の極薄型ディスプレイ装置を構成することができ、また、放出される荷電粒子の拡がり小さいので、高精細化することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態による電子放出源の製造方法を工程順に示す概略断面図である。

【図2】同、電子放出源の一部分の概略断面図である。

【図3】同、電子放出源の一部分の平面図である。

【図4】同、電子放出源の電子放出性能（冷陰極薄膜の電界強度と電流密度との関係）を示すグラフである。

【図5】本発明の第2の実施の形態例による電子放出源の一部分の概略断面図である。

【図6】同、電子放出源の一部分の平面図である。

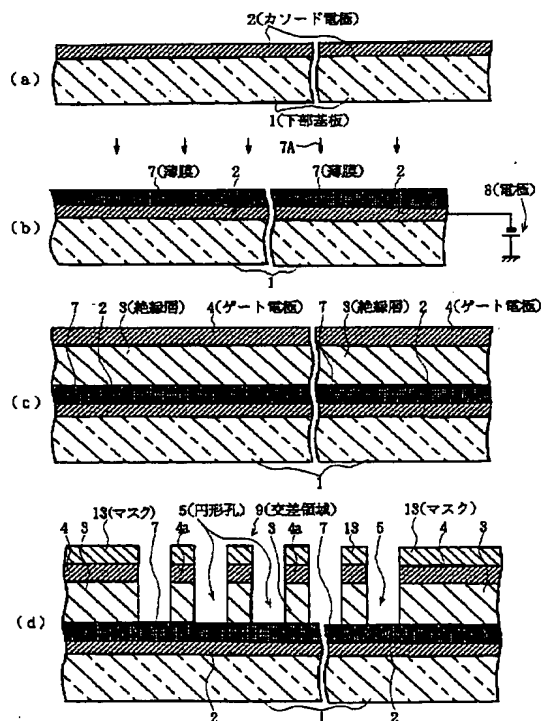
【図7】従来の電子放出源の一部分の断面図である。

【図8】同、電子放出源を用いたディスプレイ装置の構成の一部を示す概略斜視図である。

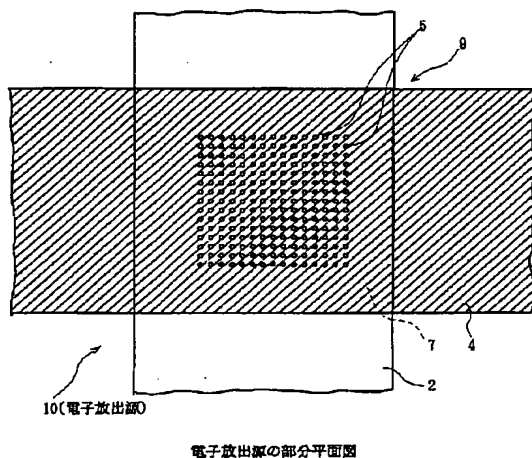
【符号の説明】

1、21…下部基板、2、22…カソード電極ライン、3、23…絶縁層、4、24…ゲート電極ライン、4a、24a…ゲート部、5、6、26…円形又はスリット状孔、7…薄膜、8…電源、9…交差領域、10、11、12…電子放出源、15、25…制御手段、20…ディスプレイ装置、27…マイクロチップ、28…上部基板、29…蛍光面

【図1】

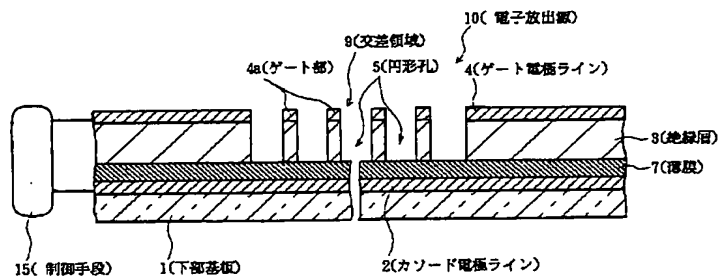


【図3】





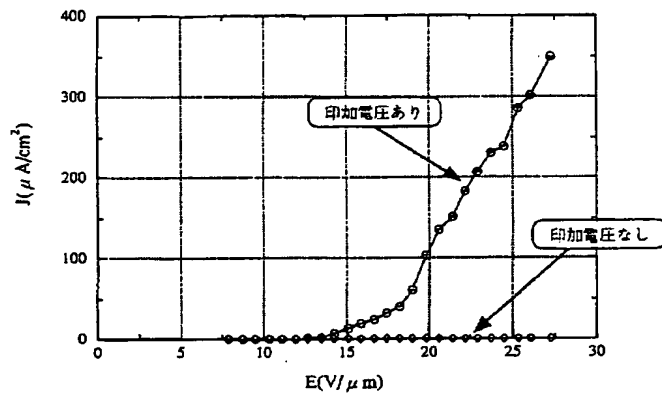
【図2】



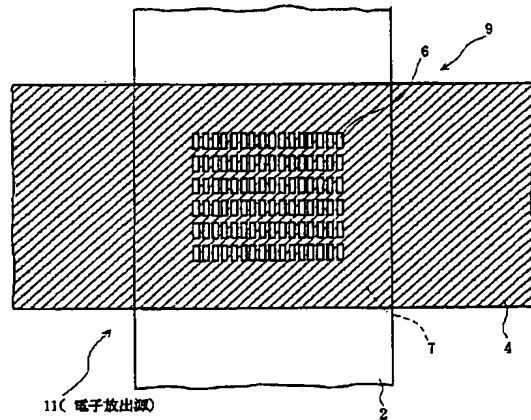
電子放出源の部分断面図

【図4】

E-J特性

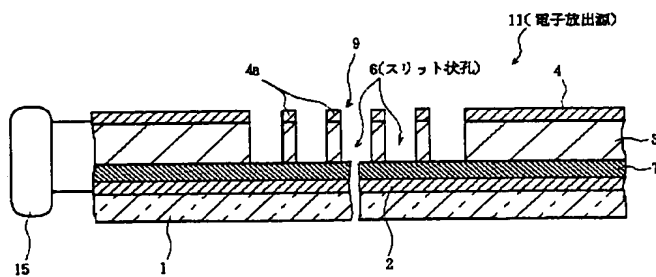


【図6】



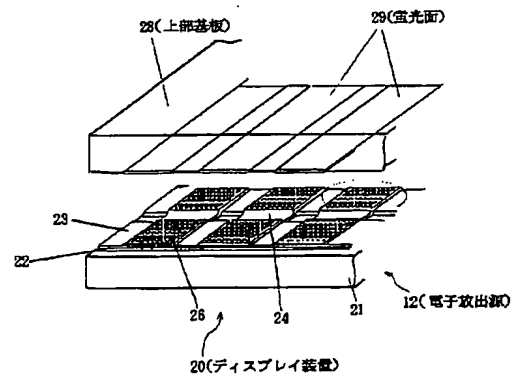
電子放出源の部分平面図

【図5】

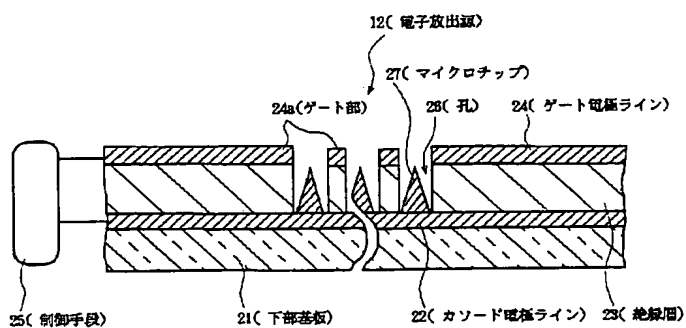


電子放出源の部分断面図

【図8】



【図7】



従来の電子放出源の部分断面図